

?s pn=jp 2000243233  
S1 1 PN=JP 2000243233  
?t sl/5/all

1/5/1  
DIALOG(R)File 347:JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.

06657410 \*\*Image available\*\*  
ELECTRON EMISSION ELEMENT, ELECTRON SOURCE, IMAGE FORMING DEVICE AND  
MANUFACTURE OF THEM

PUB. NO.: 2000-243233 [\*JP 2000243233\* A]  
PUBLISHED: September 08, 2000 (20000908)  
INVENTOR(s): TAMURA MIKI  
ARAI YOSHITAKA  
YAMAMOTO KEISUKE  
APPLICANT(s): CANON INC  
APPL. NO.: 11-045642 [JP 9945642]  
FILED: February 24, 1999 (19990224)  
INTL CLASS: H01J-001/316; H01J-009/02

#### ABSTRACT

PROBLEM TO BE SOLVED: To provide an electron emission element, capable of maintaining excellent electron emitting characteristics and high luminance over a long time, and a manufacturing method for it.

SOLUTION: After element electrodes 2, 3 and a conductive film 4 are formed on a base 1, a coated layer 6 of nickel, cobalt, iron or an oxide of either one of them is formed on the conductive film 4, and thereafter an electron emission part 5 is formed. An activating treatment is then applied to it, and graphite carbon having high orientation property and high crystalline property is deposited on the electron emission part 5 or in its vicinity.

COPYRIGHT: (C)2000,JPO  
?

**BEST AVAILABLE COPY**

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-243233

(P2000-243233A)

(43) 公開日 平成12年9月8日(2000.9.8)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

データベース(参考)

H 0 1 J 1/316  
9/02H 0 1 J 1/30  
9/02E  
E

審査請求 未請求 請求項の数16 O L (全 21 頁)

(21) 出願番号

特願平11-45642

(22) 出願日

平成11年2月24日(1999.2.24)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 田村 美樹

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 荒井 由高

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 山本 敬介

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100096828

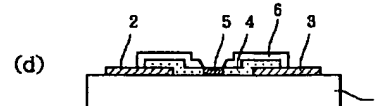
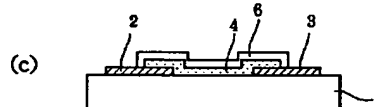
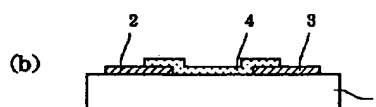
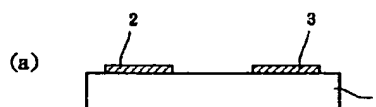
弁理士 渡辺 敬介 (外1名)

(54) 【発明の名称】 電子放出素子、電子源、画像形成装置、及びこれらの製造方法

(57) 【要約】

【課題】 良好な電子放出特性と高輝度を長時間にわたって実現できる電子放出素子とその製造方法を提供する。

【解決手段】 基板1上に、素子電極2、3、及び導電性膜4を形成した後、該導電性膜4上に、ニッケル、コバルト、鉄、或いはこれらの酸化物からなる皮膜層6を形成した後、電子放出部5を形成し、活性化処理を行うことによって、該電子放出部5及びその近傍に、配向性及び結晶性の高いグラファイト状炭素を堆積させる。



【特許請求の範囲】

【請求項1】 基板上に形成された一対の素子電極と、該素子電極のそれぞれに電気的に接続された導電性膜と、該導電性膜の一部に形成された電子放出部を有する電子放出素子であって、上記導電性膜上に、ニッケル、鉄、コバルトのうち少なくとも一種の元素を含む被膜層を有し、且つ少なくとも上記電子放出部に、炭素を含む堆積物を有することを特徴とする電子放出素子。

【請求項2】 上記炭素を含む堆積物が、グラファイト状炭素を含む堆積物である請求項1記載の電子放出素子。

【請求項3】 上記被膜層が、ニッケル、鉄、コバルト、及びこれらの酸化物から選択される少なくとも一種からなる請求項1記載の電子放出素子。

【請求項4】 上記被膜層が微粒子膜ないし島状膜よりなる請求項3記載の電子放出素子。

【請求項5】 上記被膜層の膜厚が、2 nm～50 nmである請求項1～4のいずれかに記載の電子放出素子。

【請求項6】 上記素子電極が同一面上に配置された平面型の素子である請求項1～5のいずれかに記載の電子放出素子。

【請求項7】 上記素子電極が絶縁層を介して上下に位置し、該絶縁層の側面に導電性膜が設けられた垂直型の素子である請求項1～5のいずれかに記載の電子放出素子。

【請求項8】 上記電子放出素子が、表面伝導型電子放出素子である請求項1～7のいずれかに記載の電子放出素子。

【請求項9】 請求項1～8のいずれかに記載の電子放出素子の製造方法であって、少なくとも、基板上に一対の素子電極を形成する工程と、上記素子電極のそれぞれに電気的に接続された導電性膜を形成する工程と、上記導電性膜上に、ニッケル、鉄、コバルトのうち少なくとも一種の元素を含む被膜層を形成する工程と、上記導電性膜に電子放出部を形成する工程と有機物質ガスを含む雰囲気中で、上記素子電極間にパルス電圧を繰り返し印加することにより、少なくとも上記電子放出部に、炭素を含む堆積物を堆積させる活性化工程とを有することを特徴とする電子放出素子の製造方法。

【請求項10】 請求項1～8のいずれかに記載の電子放出素子を複数個並列に配置し結線してなる素子行を少なくとも1行以上有し、各素子を駆動するための配線が梯子状配置されていることを特徴とする電子源。

【請求項11】 請求項1～8のいずれかに記載の電子放出素子を複数個配列してなる素子行を少なくとも1行以上有し、該素子を駆動するための配線がマトリクス配置されていることを特徴とする電子源。

【請求項12】 請求項10記載の電子源と、画像形成部材、及び情報信号により各素子から放出される電子線を制御する制御電極を有することを特徴とする画像形成

装置。

【請求項13】 請求項11記載の電子源と、画像形成部材とを有することを特徴とする画像形成装置。

【請求項14】 請求項9記載の製造方法で同一基板上に複数の電子放出素子を形成してなることを特徴とする電子源の製造方法。

【請求項15】 請求項9記載の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【請求項16】 請求項9記載の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、該電子放出素子を複数個用いてなる電子源、及びその応用である表示装置等の画像形成装置と、これらの製造方法に関する。

【0002】

【従来の技術】従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には電界放出型（以下FE型と略す）、金属／絶縁層／金属型（以下MIM型と略す）や表面伝導型電子放出素子等がある。

【0003】FE型の例としてはW. P. Dyke & W. W. Dolan, "Field emission", *Advance in Electron Physics*, 8, 89 (1956) 或いはC. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976) 等が知られている。

【0004】MIM型の例としてはC. A. Mead, "Operation of Tunnel-Emission Devices", *J. Apply. Phys.* 32, 646 (1961) 等が知られている。

【0005】表面伝導型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290, (1965) 等がある。

【0006】表面伝導型電子放出素子は基板上に形成された小面積の薄膜に、膜面に並行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO<sub>2</sub>薄膜を用いたもの、Au薄膜によるもの

[G. Dittmer, *Thin Solid Fil*

ms, 9, 317 (1972)],  $\text{In}_2\text{O}_3/\text{SnO}_2$  薄膜によるもの [M. Hartwell and C. G. Fonsted, IEEE Trans. ED Conf., 519 (1975)], カーボン薄膜によるもの [荒木久他: 真空, 第26巻, 第1号, 22頁 (1983)] 等が報告されている。

【0007】これらの表面伝導型電子放出素子の典型的な素子構成として前述のM. ハートウェルの素子構成を図15に示す。同図において1は絶縁性基板である。4は導電性膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、後述のフォーミングと呼ばれる通電処理により線状の電子放出部5が形成される。尚、図中の素子電極間隔Lは0.5~1mm、Wは0.1mmで設定されている。

【0008】表面伝導型電子放出素子としては、上記の構成とは別に、本出願人は、例えば特開平7-235255号公報に開示されているように、電子放出部を含む導電性膜を、これに通電するための電極とは別の適当な材質により形成した構成の素子を提案している。上記素子の構成の一例を図16に示す。図16(a)は平面図、図16(b)は断面図である。図中の2, 3は導電性膜4とは別に形成された一対の素子電極である。

【0009】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性膜4に予めフォーミングと呼ばれる通電処理を施し、電子放出部5を形成するのが一般的であった。即ち、フォーミングとは前記導電性膜4両端に直流電圧或いは非常にゆっくりとした昇電圧、例えば1V/分程度を印加通電し、導電性膜を局部的に破壊、変形もしくは変質せしめ、電氣的に高抵抗な状態にした電子放出部5を形成することである。尚、電子放出部5は導電性膜4の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記フォーミング処理をした表面伝導型電子放出素子は、上記導電性膜4に電圧を印加し、素子に電流を流すことにより、上記電子放出部5より電子を放出せしめるものである。

【0010】一方、例えば特開平7-235255号公報に開示されているように、フォーミングを終えた素子に対して活性化処理と呼ばれる処理を施す場合がある。活性化処理工程とは、この工程により、素子電流 $I_f$ 、放出電流 $I_o$ が著しく変化する工程である。

【0011】活性化工程は、有機物質を含有する雰囲気下で、フォーミング処理同様、素子にパルス電圧の印加を繰り返すことで行うことができる。この処理により、雰囲気中に存在する有機物質から、炭素或いは炭素化合物が素子の少なくとも電子放出部に堆積し、素子電流 $I_f$ 、放出電流 $I_o$ が、著しく変化し、より良好な電子放出特性を得ることができる。

【0012】以上のような電子放出素子を複数個形成した電子源基板を用い、蛍光体などからなる画像形成部材と組み合わせることで画像形成装置を構成することがで

きる。

【0013】

【発明が解決しようとする課題】前述の電子源及び画像形成装置に適用される電子放出素子においては、高い効率で安定した電子放出特性を長時間保持し続けられる技術が望まれている。高効率な電子放出特性を長時間にわたり安定的に制御することができれば、例えば蛍光体を画像形成部材とする画像形成装置においては、低電力で明るい高品位な画像形成装置、例えばフラットテレビが実現できる。

【0014】ここで効率とは、電子放出素子の一対の対向する素子電極に電圧を印加した時、流れる電流（以下、素子電流 $I_f$ と呼ぶ）に対する真空中に放出される電流（以下、放出電流 $I_o$ と呼ぶ）との電流比をさす。

【0015】従来の電子放出素子においては、導電性膜4に前述のフォーミング工程により形成された亀裂部に、前述の活性化工程により、炭素や炭素化合物が堆積して電子放出部5を構成するようになる。これにより、素子電流 $I_f$ 、放出電流 $I_o$ が著しく増加し、より良好な電子放出特性を得ることができる。

【0016】しかしながら、素子駆動時においては、駆動時間と共に素子電流 $I_f$ 及び放出電流 $I_o$ が低下する現象が見られていた。これは、導電性膜4に流れる素子電流 $I_f$ によって電子放出部5近傍の温度が上昇し、導電性膜4の融解、凝集が起きたり、電子放出部5に堆積した炭素或いは炭素化合物が蒸発、消失したりすることが一因と考えられる。

【0017】本発明の目的は、上記問題を鑑み、良好な電子放出特性と高輝度を長時間にわたり実現する電子放出素子とその製造方法を提供し、該素子及びその製造方法を利用して、電子放出特性に優れた電子源及び画像形成装置を提供することにある。

【0018】

【課題を解決するための手段】本発明は、上述した課題を解決するために鋭意検討を行ってなされたものであり、下述する構成のものである。

【0019】即ち、本発明の電子放出素子は、基板上に形成された一対の素子電極と、該素子電極のそれぞれに電氣的に接続された導電性膜と、該導電性膜の一部に形成された電子放出部を有する電子放出素子であって、上記導電性膜上に、ニッケル、鉄、コバルトのうち少なくとも一種類の元素を含む被膜層を有し、且つ少なくとも上記電子放出部に、炭素を含む堆積物を有することを特徴とする。

【0020】上記本発明の電子放出素子においては、上記少なくとも炭素を含む堆積物はグラファイト状炭素を含む堆積物であることが好ましい。また、上記被膜層は、ニッケル、鉄、コバルト、或いはこれらの酸化物から選択される少なくとも一種で構成されていること、さらには、該皮膜層が、微粒子膜ないし島状膜よりなるこ

とが好ましい。また、好ましくは上記被膜層の膜厚は、 $2\text{ nm} \sim 50\text{ nm}$ である。

【0021】本発明の電子放出素子の製造方法は、少なくとも、基板上に一对の素子電極を形成する工程と、上記素子電極のそれぞれに電気的に接続された導電性膜を形成する工程と、上記導電性膜上に、ニッケル、鉄、コバルトのうち少なくとも一種の元素を含む被膜層を形成する工程と、上記導電性膜に電子放出部を形成する工程と有機物質ガスを含む雰囲気中で、上記素子電極間にパルス電圧を繰り返し印加することにより、少なくとも上記電子放出部に、炭素を含む堆積物を堆積させる活性化工程とを有することを特徴とする。

【0022】さらに、本発明は、上記本発明の電子放出素子を複数個並列に配置し結線してなる素子行を少なくとも1行以上有し、各素子を駆動するための配線が梯子状配置されていることを特徴とする電子源、該電子源と、画像形成部材、及び情報信号により各素子から放出される電子線を制御する制御電極を有することを特徴とする画像形成装置、上記本発明の電子放出素子を複数個配列してなる素子行を少なくとも1行以上有し、該素子を駆動するための配線がマトリクス配置されていることを特徴とする電子源、該電子源と、画像形成部材とを有することを特徴とする画像形成装置、さらには、上記本発明の電子放出素子の製造方法で同一基板上に複数の電子放出素子を形成してなることを特徴とする電子源の製造方法、該電子源の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法、上記本発明の電子源の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法、をそれぞれ提供するものである。

【0023】

【発明の実施の形態】以下、本発明の好ましい実施形態として表面伝導型電子放出素子を例に挙げて本発明を詳細に説明する。

【0024】表面伝導型電子放出素子の基本的構成には大別して、平面型と垂直型がある。

【0025】まず、平面型の表面伝導型電子放出素子の基本的な構成について説明する。

【0026】図1(a)、(b)は、本発明の電子放出素子の一実施形態である平面型の表面伝導型電子放出素子の構成を示す平面図及び断面図である。図1において1は基板、2と3は素子電極、4は導電性膜、5は電子放出部、6は被膜層である。

【0027】基板1としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成した $\text{SiO}_2$ を積層したガラス基板及びアルミナ等のセラミックス等が挙げられる。

【0028】対向する素子電極2、3の材料としては導電性を有するものであればどのようなものであっても構わないが、例えばNi, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属或いは合金及びPd, Ag, Au,  $\text{RuO}_2$ , Pd-Ag等の金属或いは金属酸化物とガラス等から構成される印刷導体、 $\text{In}_2\text{O}_3$ - $\text{SnO}_2$ 等の透明導電体及びポリシリコン等の半導体導体材料等が挙げられる。

【0029】素子電極間隔L、素子電極長さW、導電性膜4の形状等は、この素子の応用形態等によって適宜設計され、例えば、後述するテレビジョン等の表示装置では、画面サイズに対応した画素サイズが設計され、とりわけ、高品位テレビでは画素サイズが小さく高精細さが要求される。そのため、電子放出素子のサイズが限定された中で十分な輝度を得るためには、十分な放出電流が得られるように設計される。

【0030】素子電極間隔Lは、数十nm～数百 $\mu\text{m}$ であり、素子電極の製法の基本となるフォトリソグラフィ技術、即ち、露光機の性能とエッチング方法等、及び、素子電極間に印加する電圧により設定されるが、好ましくは、数 $\mu\text{m}$ ～数十 $\mu\text{m}$ である。

【0031】素子電極長さW、及び、素子電極2、3の膜厚dは、電極の抵抗値、電子源におけるX、Y配線との結線、多数配置された電子源の配置上の問題より適宜設計され、通常は、素子電極の長さWは、数 $\mu\text{m}$ ～数百 $\mu\text{m}$ であり、素子電極2、3の膜厚dは、数nm～数 $\mu\text{m}$ である。

【0032】尚、図1に示した構成だけでなく、基板1上に、導電性膜4、被膜層6、対向する素子電極2、3の順に積層した構成とすることもできる。

【0033】導電性膜4の膜厚は、素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値及び後述するフォーミング条件等を考慮して適宜設定される。

【0034】一般に、導電性膜4の熱的安定性は電子放出特性の寿命を支配する場合があり、導電性膜4の材料としてより高融点な材料を用いるのが望ましい。しかしながら、通常、導電性膜4の融点が高いほど後述する通電フォーミングが困難となり、電子放出部形成のためにより大きな電力が必要となる。

【0035】さらに、その結果得られる電子放出部の形態によって、電子放出し得る印加電圧(しきい値電圧)が上昇する等、電子放出特性に問題が生じる場合がある。本発明においては、導電性膜4の材料として特に高融点のものを必要とはせず、比較的低いフォーミング電力で良好な電子放出部が形成可能な材料・形態のものを選ぶことができる。

【0036】上記条件を満たす材料の例として、Ni、Au、PdO、Pd、Pt等の導電材料を $R_s$ (シート抵抗)が $10^2 \sim 10^7 \Omega/\square$ の抵抗値を示す膜厚で形成したものが好ましく用いられる。尚 $R_s$ は、厚さがt、

幅が $w$ で長さが $l$ の薄膜の長さ方向に測定した抵抗 $R$ を、 $R=R_0(l/w)$ と置いた時に現われる値で、抵抗率を $\rho$ とすれば、 $R_0=\rho/t$ である。上記抵抗値を示す膜厚はおおよそ $5\text{ nm}\sim 50\text{ nm}$ の範囲にある。

【0037】さて、前に例示した材料の中でも、PdOは、有機Pd化合物の大気中焼成により容易に薄膜形成できること、半導体であるため比較的電気伝導度が低く上記範囲の抵抗値 $R_0$ を得るための膜厚のプロセスマージンが広いこと、電子放出部形成後などに容易に還元して金属Pdとすることができるので膜抵抗を低減し得ること、等から好適な材料である。しかしながら、本発明の効果はPdOに限られることなく、また、上記例示した材料に限られるものではない。

【0038】電子放出部5は、導電性膜4の一部に形成された、例えば亀裂等の高抵抗部であるが、後述する活性化工程を経ることにより、炭素を含む堆積物（不図示）で構成される。

【0039】尚、炭素を含む堆積物は、導電性膜4ならびに被膜層6を構成する元素の一部或いは全てを含有することがある。

【0040】電子放出部5に堆積された、炭素を含む堆積物は、導電性膜4の表面に形成された被膜層6に接して形成されている。本発明では、詳しくは後述するが、活性化工程における有機物質からの炭素堆積過程に、被膜層6に含まれるニッケル、コバルト、鉄の元素が触媒作用を及ぼすため、被膜層6に対して層状に配向した結晶性の良いグラファイト状炭素が堆積しやすい。

【0041】被膜層6は、ニッケル、コバルト、鉄のうち少なくとも一種類の元素を含んでなり、好ましくは、ニッケル、コバルト、鉄、及びこれらの金属の酸化物から選ばれた少なくとも一種からなり、これらの金属または金属酸化物の混合物、或いはこれらのうち複数の金属元素を含む化合物であってもよい。

【0042】被膜層6は、連続膜、微粒子膜或いは島状膜いずれの形態でも好ましく用いることができる。

【0043】被膜層6はまた、導電性膜4上に積層されて形成されているため、導電性膜4の熱による凝集を抑える効果を有する。これにより、フォーミング時に導電性膜4の亀裂部が必要以上に広がったり、活性化時及び駆動時に生じる熱によつて導電性膜4が融解、凝集するのを抑制することができる。

【0044】被膜層6の膜厚は $5\text{ nm}\sim 50\text{ nm}$ の範囲が好ましく用いられる。膜厚が $50\text{ nm}$ を超えると電子放出の障害となったり、高いフォーミング電圧が必要となったりする場合がある。また、 $5\text{ nm}$ 未満では十分な触媒効果が得られず素子の熱的安定性が低下したり、導電性膜4の凝集を抑える効果が得られない場合がある。

【0045】被膜層6はスパッタリング法、蒸着法、化学的気相堆積法（CVD法）等の手法を用いて導電性膜4上に形成することができるが、さらに簡便な方法とし

て、有機金属化合物の溶液をスピコート、エアロコート、ディッピング、印刷等の手法で塗布し、乾燥/焼成により成膜する方法を好ましく用いることができる。

【0046】以上述べたように、本発明では、電子放出部5を配向性及び結晶性のよいグラファイト状炭素で構成し、且つ導電性膜4の熱による凝集を抑えることができるため、導電性、安定性に優れ、長時間にわたり安定な電子放出特性を得ることができる。

【0047】次に、本発明の電子放出素子の他の実施形態である垂直型の表面伝導型電子放出素子について説明する。

【0048】図2は、基本的な垂直型表面伝導型電子放出素子の構成を示す模式的図面である。図2において、図1と同一の符号のものは、同一である。尚、21は段差形成部である。

【0049】図2において、基板1、素子電極2及び3、導電性膜4、電子放出部5、被膜層6は、前述した平面型表面伝導型電子放出素子と同様の材料で構成されたものであり、段差形成部21は、真空蒸着法、印刷法、スパッタリング法等で形成された $\text{SiO}_2$ 等の絶縁性材料で構成され、段差形成部21の膜厚が、先に述べた平面型表面伝導型電子放出素子の素子電極間隔 $l$ に対応し、数十 $\text{nm}\sim$ 数十 $\mu\text{m}$ であり、段差形成部21の製法、及び、素子電極間に印加する電圧と電子放出し得る電界強度により設定されるが、好ましくは、数十 $\text{nm}\sim$ 数 $\mu\text{m}$ の範囲である。

【0050】次に、本発明の電子放出素子の製造方法について、図1の電子放出素子の製造工程の一例を図3に挙げて説明する。

【0051】1) 基板1を洗剤、純水及び有機溶剤により十分に洗浄後、素子電極材料を、真空蒸着法、スパッタリング法等により堆積後、フォトリソグラフィ技術により素子電極2、3を形成する（図3（a））。

【0052】2) 続いて、基板1上に設けられた素子電極2と素子電極3との間に、有機金属溶液を塗布して乾燥することにより、有機金属膜を形成する。尚、有機金属溶液とは、前記Pd、Ni、Au、Pt等の金属を主元素とする有機金属化合物の溶液である。この後、有機金属膜を加熱焼成処理し、リフトオフ、エッチング等によりパターニングし、導電性膜4を形成する（図3（b））。

尚、ここでは、有機金属溶液の塗布法により説明したが、これに限るものでなく、真空蒸着法、スパッタリング法、CVD法等を用いることができる。また、塗布法としては、分散塗布法、ディッピング法、スピンナー法、インクジェット法等を用いることができる。

【0053】3) 導電性膜4上に被膜層6を形成する。被膜層6は、スパッタリング法、真空蒸着法、CVD法や、有機金属系溶液を用いた塗布法等によって形成される。塗布法としては、分散塗布法、ディッピング法、ス

ピンナー法、インクジェット法等を用いることができる。また、被膜層6を形成した後に酸化雰囲気中で加熱して、金属酸化物膜を形成してもよく、還元性ガス雰囲気中で加熱して金属膜としてもよい(図3(c))。

【0054】4)フォーミングと呼ばれる通電処理を行う。素子電極2、3間に不図示の電源によりパルス状電圧或いは昇電圧を印加することにより、導電性膜4及び被膜層6の部位に構造の変化した電子放出部5が形成される(図3(d))。この通電処理により導電性膜4を局部的に破壊、変形もしくは変質せしめ、構造の変化した部位(高抵抗部位)を電子放出部5と呼ぶ。

【0055】フォーミング処理以降の電氣的処理は、図4に示す測定評価装置内で行う。以下に測定評価装置を説明する。

【0056】図4は、本発明の電子放出素子の電子放出特性を測定するための測定評価装置の概略構成図である。図4において、1は基板、2及び3は素子電極、4は導電性膜、5は電子放出部、6は被膜層を示す。また、41は素子に素子電圧 $V_e$ を印加するための電源、40は素子電極2、3間の導電性膜4を流れる素子電流 $I_e$ を測定するための電流計、44は素子の電子放出部より放出される放出電流 $I_o$ を捕捉するためのアノード電極、43はアノード電極44に電圧を印加するための高圧電源、42は素子の電子放出部5より放出される放出電流 $I_o$ を測定するための電流計、45は真空容器である。

【0057】電子放出素子の上記素子電流 $I_e$ 、放出電流 $I_o$ の測定にあたっては、素子電極2、3に電源41と電流計40とを接続し、該電子放出素子の上に電源43と電流計42とを接続したアノード電極44を配置している。また、電子放出素子及びアノード電極44は真空装置内に設置され、その真空装置には排気ポンプ46及び不図示の真空計等の真空装置に必要な機器が具備されており、所望の真空中で素子の測定評価を行えるようになっている。尚、排気ポンプ46は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系或いは、オイルを使用しない、磁気浮上ターボポンプ、ドライポンプ等の高真空装置系とさらに、イオンポンプからなる超高真空装置系からなる。また、真空装置全体、及び電子放出素子は、不図示のヒーターにより加熱できる。

【0058】尚、アノード電極の電圧を1kV~10kV、アノード電極と電子放出素子との距離Hは2mm~8mmの範囲で測定した。

【0059】フォーミング処理は、パルス波高値が定電圧のパルスを印加する場合とパルス波高値を増加させながら、電圧パルスを印加する場合とがある。先ず、パルス波高値が定電圧のパルスを印加の場合の電圧波形を図5(a)に示す。

【0060】図5(a)中、 $T_1$ 及び $T_2$ は電圧波形のパ

ルス幅とパルス間隔であり、 $T_1$ を $1\mu\text{sec} \sim 10\text{msec}$ 、 $T_2$ を $10\mu\text{sec} \sim 100\text{msec}$ とし、三角波の波高値(フォーミング時のピーク電圧)は適宜選択する。

【0061】次に、パルス波高値を増加させながら、電圧パルスを印加する場合の電圧波形を、図5(b)に示す。

【0062】図5(b)中、 $T_1$ 及び $T_2$ は電圧波形のパルス幅とパルス間隔であり、 $T_1$ を $1\mu\text{sec} \sim 10\text{msec}$ 、 $T_2$ を $10\mu\text{sec} \sim 100\text{msec}$ とし、三角波の波高値(フォーミング時のピーク電圧)は、例えば0.1Vステップ程度ずつ増加させる。

【0063】尚、フォーミング処理の終了は、フォーミング用パルスの間に、導電性膜2を局部的に破壊、変形しない程度の電圧、例えば0.1V程度のパルス電圧を挿入して素子電流を測定し、抵抗値を求め、例えば1MΩ以上の抵抗を示した時、フォーミングを終了とした。

【0064】以上説明した電子放出部を形成する際に、素子の電極間に三角波パルスを印加してフォーミング処理を行っているが、素子の電極間に印加する波形は三角波に限定することではなく、矩形波など所望の波形を用いてもよく、その波高値及びパルス幅、パルス間隔等についても上述の値に限ることなく、電子放出部が良好に形成されるように、電子放出素子の抵抗値等にあわせて、適当な値を選択する。

【0065】5)次に、フォーミングが終了した素子に活性化処理を施す。活性化処理の工程は、有機物質を含有する雰囲気下で行うが、この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機物質を利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質を導入することによっても得られる。この時の好ましい有機物質の圧力は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。

【0066】適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、ニトリル類、フェノール、カルボン酸、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなど $C_nH_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_nH_{2n}$ 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、ベンゾニトリル、蟻酸、酢酸、プロピオン酸等が使用できる。

【0067】この処理により、雰囲気中に存在する有機物質から、炭素や炭素化合物が素子上に堆積し、素子電流 $I_e$ 、放出電流 $I_o$ が著しく変化ようになる。

【0068】本発明においては、フォーミング処理によって導電性膜4が局所的に破壊、変形した部位（即ち電子放出部5）に被膜層6が形成されているため、有機物質から炭素や炭素化合物が堆積する過程で、被膜層6に含まれる金属元素、即ち、鉄、コバルト、ニッケルによる触媒作用を受けることになる。従って堆積する炭素は配向性、結晶性が優れたグラファイト状となり、堆積した炭素の配向は、被膜層6の表面形状にほぼ平行な層状の配向となると考えられる。

【0069】尚、活性化工程の終了判定は、素子電流 $I_e$ 及び/または放出電流 $I_o$ を測定しながら、適宜行う。パルス幅、パルス間隔、パルス波高値などは適宜設定することができる。

【0070】本発明におけるグラファイト状の炭素とは、完全なグラファイトの結晶構造を有するもの（いわゆるHOPG）、結晶粒が20nm程度で結晶構造がやや乱れたもの（PG）、結晶粒が2nm程度になり結晶構造の乱れがさらに大きくなったもの（GC）を包含するが、グラファイト層間隔として、0.35nm以下（完全なグラファイトでは0.335nm）の炭素が含まれているものが好ましい。即ち、グラファイト粒子間の粒界などの層の乱れが存在していても好ましく用いることができる。

【0071】本発明の電子放出素子における炭素の堆積機構は必ずしも明らかとはなっていないが、該堆積過程において上記金属元素による触媒作用の結果、被膜層6に平行な層構造をもって配向した、結晶性の良いグラファイト状炭素が形成される。配向性及び結晶性の良い炭素は、電気伝導性、熱的安定性に優れた材料であるため、本発明による電子放出素子は、長時間にわたり安定な電子放出特性を示すことができると考えられる。

【0072】6）こうして作製した電子放出素子に、好ましくは安定化工程を行う。この工程は、真空容器内の有機物質排気する工程である。真空容器内の圧力は、 $1 \times 10^{-6}$  Pa以下が好ましく、さらに $1 \times 10^{-7}$  Pa以下が特に好ましい。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることができる。さらに真空容器内を排気する時には、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。この時の加熱条件は、80～350℃、好ましくは200℃以上でできるだけ長時間行なうのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。

【0073】安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去

されていれば、圧力自体は多少上昇しても十分安定な特性を維持することができる。このような真空雰囲気を採用することにより、新たな炭素或いは炭素化合物の堆積を抑制でき、結果として素子電流 $I_e$ 、放出電流 $I_o$ が安定する。

【0074】本発明の電子放出素子の基本特性について図4、図6を用いて説明する。

【0075】図4に示した測定評価装置により測定された放出電流 $I_o$ 及び素子電流 $I_e$ と素子電圧 $V_e$ の典型的な例を図6に示す。尚、図6においては、放出電流 $I_o$ は素子電流 $I_e$ に比べて著しく小さいので、任意単位で示されており、いずれもリニアスケールである。図6からも明らかなように、本電子放出素子は放出電流 $I_o$ に対する三つの性質を有する。

【0076】先ず第1に、本素子はある電圧（しきい値電圧と呼ぶ、図8中の $V_{th}$ ）以上の素子電圧を印加すると急激に放出電流 $I_o$ が増加し、一方しきい値電圧 $V_{th}$ 以下では放出電流 $I_o$ がほとんど検出されない。即ち、放出電流 $I_o$ に対する明確なしきい値電圧 $V_{th}$ を持った非線形素子である。

【0077】第2に、放出電流 $I_o$ が素子電圧 $V_e$ に依存するため、放出電流 $I_o$ は素子電圧 $V_e$ で制御できる。

【0078】第3に、アノード電極44に捕捉される放出電荷は、素子電圧 $V_e$ を印加する時間に依存する。つまり、アノード電極44に捕捉される電荷量は、素子電圧 $V_e$ を印加する時間により制御できる。

【0079】図6においては、素子電流 $I_e$ が素子電圧 $V_e$ に対して単調増加する（MI特性と呼ぶ）例を示した。素子電流 $I_e$ が素子電圧 $V_e$ に対して電圧制御型負性抵抗特性（VCNR特性と呼ぶ）を示す場合もある（不図示）。これら特性は、前述の工程を制御することで制御できる。

【0080】以上のような電子放出素子の特性を用いると、入力信号に応じて電子放出特性を容易に制御することになる。さらに、本発明の電子放出素子は、長時間にわたって安定かつ高輝度な電子放出特性を有するため、多方面への応用が期待できる。

【0081】本発明の電子放出素子を複数個用いてなる本発明の電子源について以下に述べる。

【0082】基板上の電子放出素子の配列については、例えば、多数の電子放出素子を並列に配置し、個々の素子の両端を配線にて結線した、電子放出素子の行を多数個配し（行方向と呼ぶ）、この配線と直交する方向に（列方向と呼ぶ）、該電子源の上方の空間に設置された制御電極（グリッドと呼ぶ）により電子を制御駆動する配列形態（梯子型という）、及び次に述べるm本のX方向配線の上にn本のY方向配線を、層間絶縁層を介して設置し、電子放出素子の一对の素子電極にそれぞれ、X方向配線、Y方向配線を接続した配列形態が挙げられる。以降これを単純マトリクス配置と呼ぶ。



【0083】次に、この単純マトリクス配置について詳述する。

【0084】本発明の電子放出素子の前述した3つの基本的特性の特徴によれば、電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合でも、個々の素子に、上記パルス状電圧を適宜印加すれば、入力信号に応じて、電子放出素子を選択し、その電子放出量を制御できる事となる。

【0085】以下この原理に基づき構成した電子源基板の構成について、図7を用いて説明する。

【0086】図7は、本発明の電子源の一実施形態である単純マトリクス配置の電子源の構成を模式的に示す図である。図7中、72は $D_{x1}$ ,  $D_{x2}$ , ...,  $D_{xm}$ からなるX方向配線、73は $D_{y1}$ ,  $D_{y2}$ , ...,  $D_{yn}$ からなるY方向配線であり、それぞれ基板71上に、真空蒸着法、印刷法、スパッタ法等で形成され、所望のパターンとした導電性金属等からなり、多数の電子放出素子74にほぼ均等な電圧が供給されるように、材料、膜厚、配線幅等が設計される。これらm本のX方向配線72とn本のY方向配線73間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成する（このm, nは、共に正の整数）。

【0087】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成された $SiO_2$ 等であり、X方向配線72を形成した基板71の全面或いは一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0088】さらに、電子放出素子74の対向する素子電極（不図示）が、m本のX方向配線72及びn本のY方向配線73と導電性金属等からなる結線75によって電気的に接続されているものである。

【0089】ここで、m本のX方向配線72とn本のY方向配線73と結線75と対向する素子電極の導電性金属は、その構成元素の一部或いは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極であるということもできる。

【0090】X方向配線72は、X方向に配列する電子放出素子74の行を入力信号に応じて走査するための走査信号を印加するための不図示の走査信号印加手段と電気的に接続され、一方、Y方向配線73は、Y方向に配列する電子放出素子74の各列を入力信号に応じて変調するための変調信号を印加するための不図示の変調信号

発生手段と電気的に接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。

【0091】次に、以上のようにして作製した電子源基板を用いた電子源、及び、表示等に用いる画像形成装置について、図8、図9を用いて説明する。図8は、画像形成装置の表示パネルを示す基本構成図であり、図9は蛍光膜である。

【0092】図8において、図7と同じ部材には同じ符号を付した。また、便宜上、各素子の導電性膜は省略した。図8中、81は電子源基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は、支持枠であり、リアプレート81、支持枠82及びフェースプレート86をフリットガラスを塗布し、大気中或いは、窒素中で、400~500℃で10分以上焼成することで、封着して、外囲器88を構成する。

【0093】外囲器88は、上述の如く、フェースプレート86、支持枠82、リアプレート81で構成したが、リアプレート81は主に電子源基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要であり、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82、基板71で外囲器88を構成しても良い。

【0094】一方、フェースプレート86、リアプレート81間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を持つ外囲器88を構成することもできる。

【0095】図9は、蛍光膜を示す模式図である。蛍光膜84は、モノクロームの場合は蛍光体のみからなるが、カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプ或いはブラックマトリクスなどと呼ばれる黒色導電材91と蛍光体92とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる3原色蛍光体の、各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常良く用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であればこれに限るものではない。

【0096】ガラス基板83に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈着法、印刷法等が用いられる。

【0097】また、蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバックの目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射させることにより輝度を向上させること、電

子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常フィリミングと呼ばれる）を行い、その後A1を真空蒸着等を用いて堆積させることで作製できる。

【0098】フェースプレート86には、さらに蛍光膜84の導電性を高めるため、蛍光膜84の外面側に透明電極（不図示）を設けてもよい。

【0099】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行なう必要がある。

【0100】外囲器88は、不図示の排気管を通じ、 $1 \times 10^{-5}$  Pa程度の真空度にした後、封止が行われる。また、外囲器88の封止後の真空度を維持するために、ゲッター処理を行なう場合もある。これは、外囲器88の封止を行う直前或いは封止後に、抵抗加熱或いは高周波加熱等の加熱法により、外囲器88内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば $1 \times 10^{-5} \sim 1 \times 10^{-7}$  Paの真空度を維持するものである。

【0101】次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行うための駆動回路の構成例について、図10を用いて説明する。

【0102】図10は、NTSC方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図であり、図10中、101は表示パネル、102は走査信号発生回路、103はタイミング制御回路、104はシフトレジスタである。105はラインメモリ、106は同期信号分離回路、107は変調信号発生回路、 $V_x$ 及び $V_a$ は直流電圧源である。

【0103】表示パネル101は、端子 $D_{x1} \sim D_{xm}$ 、端子 $D_{y1} \sim D_{yn}$ 、及び高圧端子87を介して外部の電気回路と接続している。端子 $D_{x1} \sim D_{xm}$ には、表示パネル内に設けられている電子源、即ち、 $m$ 行 $\times$  $n$ 列の行列状にマトリクス配線された電子放出素子群を一行（ $n$ 素子）ずつ順次駆動するための走査信号が印加される。端子 $D_{y1} \sim D_{yn}$ には、前記走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。高圧端子87には、直流電圧源 $V_a$ より、例えば10kVの直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0104】走査信号発生回路102は、内部に $m$ 個のスイッチング素子を備えたもので（図中、 $S_1 \sim S_m$ で模式的に示している）ある。各スイッチング素子は、直流電圧源 $V_x$ の出力電圧もしくは0V（グランドレベル）

のいずれか一方を選択し、表示パネル101の端子 $D_{x1} \sim D_{xm}$ と電気的に接続される。 $S_1 \sim S_m$ の各スイッチング素子は、制御回路103が出力する制御信号 $T_{scan}$ に基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0105】直流電圧源 $V_x$ は、本例の場合には電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【0106】タイミング制御回路103は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。タイミング制御回路103は、同期信号分離回路106より送られる同期信号 $T_{sync}$ に基づいて、各部に対して $T_{scan}$ 及び $T_{sft}$ 及び $T_{mry}$ の各制御信号を発生する。

【0107】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上 $T_{sync}$ 信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【0108】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記タイミング制御回路103より送られる制御信号 $T_{sft}$ に基づいて動作する（即ち、制御信号 $T_{sft}$ は、シフトレジスタ104のシフトクロックであるということもできる。）。シリアル/パラレル変換された画像1ライン分（電子放出素子 $n$ 素子分の駆動データに相当）のデータは、 $I_{d1} \sim I_{dn}$ の $n$ 個の並列信号として前記シフトレジスタ104より出力される。

【0109】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、タイミング制御回路103より送られる制御信号 $T_{mry}$ に従って適宜 $I_{d1} \sim I_{dn}$ の内容を記憶する。記憶された内容は、 $I_{d'1} \sim I_{d'n}$ として出力され、変調信号発生器107に入力される。

【0110】変調信号発生器107は、画像データ $I_{d'1} \sim I_{d'n}$ の各々に応じて電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は、端子 $D_{y1} \sim D_{yn}$ を通じて表示パネル101内の電子放出素子に印加される。

【0111】前述したように、本発明の電子放出素子は放出電流 $I_o$ に対して以下の基本特性を有している。即

ち、電子放出には明確なしきい値電圧 $V_{th}$ があり、 $V_{th}$ 以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値以下の電圧を印加しても電子放出は生じないが、電子放出しきい値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 $V_m$ を変化させる事により出力電子ビームの強度を制御することが可能である。

【0112】従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0113】シフトレジスタ104やラインメモリ105は、デジタル信号式のものをアナログ信号式のものを採用できる。画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0114】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これには106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器及び発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0115】アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0116】このような構成をとり得る本発明の画像表示装置においては、各電子放出素子に、容器外端子 $D_{x1}$

$\sim D_{xm}$ 、 $D_{y1} \sim D_{yn}$ を介して電圧を印加することにより、電子放出が査線からなるTV信号(例えば、MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0117】本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0118】次に、梯子型配置の電子源及び画像形成装置について図11及び図12を用いて説明する。

【0119】図11は、梯子型配置の電子源の一例を示す模式図である。図11において、110は電子源基板、111は電子放出素子である。112は $D_1 \sim D_{10}$ からなる、電子放出素子111を接続するための共通配線である。電子放出素子111は、基板110上に、X方向に並列に複数個配されている(これを素子行と呼ぶ)。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線 $D_2 \sim D_9$ は、例えば $D_2$ 、 $D_3$ を同一配線とすることもできる。

【0120】図12は、梯子型配置の電子源を備えた画像形成装置における表示パネルの構造の一例を示す模式図である。図中、120はグリッド電極、121は電子が通過するための空孔、122は $D_1$ 、 $D_2$ 、 $\dots D_m$ よりなる容器外端子である。123はグリッド電極120と接続された $G_1$ 、 $G_2$ 、 $\dots G_n$ からなる容器外端子、110は各素子行間の共通配線を同一配線とした電子源基板である。図12において、図8、図11に示した部位と同じ部位には、これらの図に付したのと同じ符号を付している。尚、便宜上各素子の導電性膜は省略した。ここに示した画像形成装置と、図8に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板110とフェースプレート86の間にグリッド電極120を備えているか否かである。

【0121】グリッド電極120は、電子放出素子から放出された電子ビームを変調するためのものであり、梯子型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の空孔121が設けられている。グリッドの形状や設置位置は図12に示したものに限定されるものではない。例えば、空孔としてメッシュ状に多数の通過口を設けることもでき、グリッドを電子放出素子の周囲や近傍に設けることもできる。

【0122】容器外端子122及びグリッド容器外端子123は、不図示の制御回路と電気的に接続されてい

る。

【0123】本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同様にグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0124】本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0125】図17は、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した本発明の画像形成装置の一例を示す図である。

【0126】図中、1700はディスプレイパネル、1701はディスプレイパネルの駆動回路、1702はディスプレイコントローラ、1703はマルチプレクサ、1704はデコーダ、1705は入出力インターフェース回路、1706はCPU、1707は画像生成回路、1708～1710は画像メモリインターフェース回路、1711は画像入力インターフェース回路、1712及び1713はTV信号受信回路、1714は入力部である。

【0127】尚、本画像形成装置は、例えばテレビジョン信号のように、映像情報と音声情報の両方を含む信号を受信する場合には当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶等に関する回路やスピーカー等については説明を省略する。

【0128】以下、画像信号の流れに沿って各部の機能を説明する。

【0129】先ず、TV信号受信回路1713は、例えば電波や空間光通信等のような無線伝送系を用いて伝送されるTV信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えばNTSC方式、PAL方式、SECAM方式等、いずれの方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号、例えばMUSE方式をはじめとするいわゆる高品位TV信号は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。

【0130】上記TV信号受信回路1713で受信されたTV信号は、デコーダ1704に出力される。

【0131】また、TV信号受信回路1712は、例えば同軸ケーブルや光ファイバ等のような有線伝送系を用いて伝送されるTV信号を受信するための回路である。前記TV信号受信回路1713と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ1704に出力される。

【0132】画像入力インターフェース回路1711

は、例えばTVカメラや画像読み取りスキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0133】画像メモリインターフェース回路1710

は、ビデオテープレコーダ（以下「VTR」と称する）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0134】画像メモリインターフェース回路1709

は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0135】画像メモリインターフェース回路1708

は、静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ1704に出力される。

【0136】入出力インターフェース回路1705は、

本画像表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力や、場合によっては本画像形成装置の備えるCPU1706と外部との間で制御信号や数値データの出力などを行なうことも可能である。

【0137】画像生成回路1707は、前記入出力インターフェース回路1705を介して外部から入力される

画像データや文字・図形情報や、或いはCPU1706より出力される画像データや文字・図形情報に基づき、表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサ等をはじめとして、画像の生成に必要な回路が組み込まれている。

【0138】本回路により生成された表示用画像データ

は、デコーダ1704に出力されるが、場合によっては前記入出力インターフェース回路1705を介して外部のコンピュータネットワークやプリンタに出力することも可能である。

【0139】CPU1706は、主として本画像表示装置の動作制御や、表示画像の生成や選択、編集に関わる

作業を行なう。

【0140】例えば、マルチプレクサ1703に制御信号を出力し、ディスプレイパネルに表示する画像信号を

適宜選択したり組み合わせたりする。その際には表示する画像信号に応じてディスプレイパネルコントローラ1702に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制

御する。また、前記画像生成回路1707に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路1705を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0141】尚、CPU1706は、これ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサ等のように、情報を生成したり処理する機能に直接関わっても良い。或いは前述したように、入出力インターフェース回路1705を介して外部のコンピュータネットワークと接続し、例えば数値計算等の作業を外部機器として共同して行なっても良い。

【0142】入力部1714は、前記CPU1706に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置等の多様な入力機器を用いることが可能である。

【0143】デコーダ1704は、前記1707～1713より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、図中に点線で示すように、デコーダ1704は内部に画像メモリを備えていることが望ましい。これは、例えばMUSE方式をはじめとする、逆変換する際に画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画像の表示が容易になる。或いは前記画像生成回路1707及びCPU1706と共同して、画像の間引き、補完、拡大、縮小、合成をはじめとする画像処理や編集が容易になるという利点が得られる。

【0144】マルチプレクサ1703は、前記CPU1706より入力される制御信号に基づき、表示画像を適宜選択するものである。即ち、マルチプレクサ1703はデコーダ1704から入力される逆変換された画像信号の内から所望の画像信号を選択して駆動回路1701に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0145】ディスプレイパネルコントローラ1702は、前記CPU1706より入力される制御信号に基づき、駆動回路1701の動作を制御するための回路である。

【0146】ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路1701に対して出力する。ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路1701に対し

て出力する。また、場合によっては、表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路1701に対して出力する場合もある。

【0147】駆動回路1701は、ディスプレイパネル1700に印加する駆動信号を発生するための回路であり、前記マルチプレクサ1703から入力される画像信号と、前記ディスプレイパネルコントローラ1702より入力される制御信号に基づいて動作するものである。

【0148】以上、各部の機能を説明したが、図17に例示した構成により、本画像形成装置においては、多様な画像情報源より入力される画像情報をディスプレイパネル1700に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号は、デコーダ1704において逆変換された後、マルチプレクサ1703において適宜選択され、駆動回路1701に入力される。一方、ディスプレイコントローラ1702は、表示する画像信号に応じて駆動回路1701の動作を制御するための制御信号を発生する。駆動回路1701は、上記画像信号と制御信号に基づいてディスプレイパネル1700に駆動信号を印加する。これにより、ディスプレイパネル1700において画像が表示される。これらの一連の動作は、CPU1706により統括的に制御される。

【0149】本画像形成装置においては、前記デコーダ1704に内蔵する画像メモリや、画像生成回路1707及び情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補完、色変換、画像の縦横比変換等をはじめとする画像処理や、合成、消去、接続、入れ替え、嵌め込み等をはじめとする画像編集を行なうことも可能である。また、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【0150】従って、本画像形成装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム器などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【0151】尚、図17は、電子放出素子を電子ビーム源とする表示パネルを用いた画像形成装置とする場合の構成の一例を示したに過ぎず、本発明の画像形成装置がこれのみに限定されるものでないことは言うまでもない。

【0152】例えば、図17の構成要素の内、使用目的上必要のない機能に関わる回路は省いてもさしつかえない。また、これとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本画像表示装置をテレビ電話機として応用する場合には、テレビカメラ、音

声マイク、照明器、モデムを含む送受信回路等を構成要素に追加するのが好適である。

【0153】本画像形成装置においては、電子放出素子を電子源としているので、ディスプレイパネルの薄型化が容易なため、画像形成装置の奥行きを小さくすることができる。それに加えて、電子放出素子を電子ビーム源とする表示パネルは大画面化が容易で輝度が高く、視角特性にも優れるため、画像形成装置は、臨場感にあふれ、迫力に富んだ画像を視認性良く表示することが可能である。

【0154】

【実施例】以下、実施例を挙げて、本発明をさらに詳述する。

【0155】（実施例1、比較例1）図1の構成の電子放出素子を図3の工程に沿って作製した。以下に、その作製手順を説明する。

【0156】工程-a

清浄化した石英基板を基板1として用い、その上に素子電極2、3と所望の素子電極間ギャップLとなるべきパターンをフォトリソ（日立化成社製「RD-2000N-41」）で形成し、スパッタリング法により、厚

硝酸鉄（III）

イソプロピルアルコール（IPA）

純水

【0160】工程-d

Cr膜及び導電性膜4及び被膜層6をエッチング液（ $\text{Ce}(\text{SO}_4)_2 \cdot 2(\text{NH}_4)_2\text{SO}_4 \cdot 2\text{H}_2\text{O} + \text{HClO}_4$ 水溶液）によりエッチングして所望のパターンの導電性膜4及び被膜層6を形成した。

【0161】以上の工程により基板1上に、素子電極2、3、導電性膜4、被膜層6を形成した。尚、被膜層6を形成しない以外は本実施例と同様にして、比較例の素子を形成した。

【0162】工程-e

次に、図4の測定評価装置に上記実施例及び比較例の基板をそれぞれ設置し、真空ポンプにて排気し、 $5 \times 10^{-4} \text{ Pa}$ の真空度に達した後、各素子の素子電極間に素子電圧 $V_f$ を印加するための電源41より電圧を印加し、フォーミング処理を行なった。フォーミング処理の電圧波形は図5（b）に示したものである。本例では $T_1$ を1 msec、 $T_2$ を10 msecとし、矩形波の波高値は0.1 Vステップで昇圧し、フォーミング処理を行なった。また、フォーミング処理中は、同時に、0.1 Vの電圧で、フォーミング用パルスに抵抗測定パルスを入射し、抵抗を測定した。尚フォーミング処理の終了は、抵抗測定パルスでの測定値が、約1 MΩ以上になった時とし、同時に、素子への電圧の印加を終了した。

【0163】工程-f

続いて、測定評価装置内の圧力が $5 \times 10^{-6} \text{ Pa}$ になるまで排気した後、活性化工程を行なうために、ベンゾニ

ル5 nmのTi、厚さ50 nmのPtを順次堆積した。フォトリソパターンを有機溶剤で溶解し、Pt/Ti堆積膜をリフトオフし、素子電極間隔Lは3 μmとし、素子電極の幅Wが300 μmを有する素子電極2、3を形成した。

【0157】工程-b

膜厚50 nmのCr膜を真空蒸着により堆積し、後述の導電性膜の形状に対応する開口を有するようにパターニングし、そのうえに有機パラジウム化合物溶液（奥野製薬（株）社製「ccp4230」）をスピンナーにより回転塗布し、300℃で15分間の加熱焼成処理をした。こうして酸化パラジウムからなる導電性膜4を形成した。形成された導電性膜4の膜厚は10 nmであった。

【0158】工程-c

次に導電性膜4上に、以下の組成の硝酸鉄溶液をスピンコート法により塗布し、400℃で30分焼成して酸化鉄（主として $\text{Fe}_2\text{O}_3$ ）を含む被膜層6を形成した。膜厚は10 nmであった。

【0159】

0.15重量%（Fe当量）

15重量%

84.85重量%

トリルをスローリークバルブを通して真空装置内に導入し、 $1.3 \times 10^{-4} \text{ Pa}$ を維持した。次にフォーミング処理した素子に、図13に示した波形で波高値を14 V、 $T_3=1 \text{ msec}$ 、 $T_4=10 \text{ msec}$ として活性化処理をした。即ち、測定評価装置内で、素子電流 $I_f$ を測定しながら、素子電極間にパルス電圧を印加した。約30分で $I_f$ 値がほぼ飽和したため、通電を停止し、スローリークバルブを閉め、活性化処理を終了した。

【0164】工程-g

続いて、安定化工程を行なった。真空装置及び電子放出素子をヒーターにより加熱して約250℃に維持しながら真空装置内の排気を続けた。20時間後、ヒーターによる加熱をやめ、室温に戻したところ真空装置内の圧力は $5 \times 10^{-8} \text{ Pa}$ 程度に達した。

【0165】続いて、電子放出特性の測定を行なった。

【0166】アノード電極44と電子放出素子の間の距離Hを4 mmとし、高圧電源43によりアノード電極44に1 kVの電位を与えた。この状態で、電源41を用いて素子電極2、3間に波高値14 Vの矩形パルス電圧を印加して、電流計40及び電流計42により、本実施例の素子及び比較例の素子の素子電流 $I_f$ 及び放出電流 $I_o$ をそれぞれ測定した。

【0167】本実施例の素子は、素子電流 $I_f=8.0 \text{ mA}$ 、放出電流 $I_o=17.6 \mu\text{A}$ 、電子放出効率 $\eta (=I_o/I_f)=0.22\%$ であった。一方、被覆層の無い比較例の素子では、素子電流 $I_f=7.0 \text{ mA}$ 、放

出電流  $I_o = 11.9 \mu A$ 、電子放出効率  $\eta (= I_o / I_f)$  の  $= 0.17\%$  であった。

【0168】この後さらに電子放出させ続け、一定時間経過した時点で再度素子電流  $I_f$  及び放出電流  $I_o$  を測定したところ、本実施例の素子は、素子電流  $I_f = 6.8 \text{ mA}$ 、放出電流  $I_o = 15.0 \mu A$ 、電子放出効率  $\eta (= I_o / I_f) = 0.22\%$  であったのに対し、比較例の素子では素子電流  $I_f = 3.6 \text{ mA}$ 、放出電流  $I_o = 5.7 \mu A$ 、電子放出効率  $\eta (= I_o / I_f) = 0.16\%$  であった。

【0169】この結果から、本実施例の素子は、比較例の素子と比較して、電子放出特性及び安定性に優れており、特に安定性において優れていることがわかった。

【0170】また、上記工程で作製した本実施例の素子、及び比較例の素子について、電子顕微鏡観察及び元素分析を行なった。

【0171】まず、走査型電子顕微鏡を用い、素子の電子放出部を含む平面の観察を行なった。本実施例の素子の平面形状は、導電性膜が破壊、変形した亀裂状の部位の両側に堆積物が有り、この堆積物は、導電性膜に形成された電子放出部のほぼ全域で観測された。一方、比較例の素子では、本実施例の素子と同様に導電性膜が破壊、変形した亀裂状の部位の両側に堆積物がある領域が観察されたが、ところどころ導電性膜の亀裂幅が広がり、堆積物のない領域も見られた。

【0172】これは、本実施例の素子では、被膜層が導電性膜の熱による凝集を抑える効果を有するために、フォーミング時に導電性膜の亀裂部が必要以上に広がったり、活性化時及び駆動時に生じる熱によって導電性膜が融解、凝集するのを抑制することができたためと考えられる。

【0173】次に、本実施例の素子及び比較例の素子の電子放出部近傍の堆積物を、電子プローブマイクロアナリシス (EPMA) 及びX線光電子分光 (XPS)、さらにはオージェ電子分光によって元素分析し、該堆積物が炭素を主成分としてなることを確認した。

【0174】さらに、それぞれの素子の電子放出部及び堆積物を含む断面の透過型電子顕微鏡観察を行なった。尚、比較用の素子は、走査型電子顕微鏡による平面形状観察で見られた堆積物のある領域を注意深く選んで観察した。

【0175】その結果、本実施例の素子の電子放出部の近傍の堆積物には基板面に平行な層状の配向を示す格子像が観察された。尚、この堆積物の電子線回折を測定したところ、格子間隔として約  $0.35 \text{ nm}$  が得られた。一方、比較例の素子の電子放出部5の近傍でもやはり堆積物があり、その一部は基板面に平行な層状の配向を示す格子像が観察されたが、その配向は本実施例の素子に比べて乱れていた。尚、この堆積物の電子線回折を測定したところ、格子間隔として約  $0.42 \text{ nm}$  が得られ

た。

【0176】グラファイトのc面の格子間隔は約  $0.335 \text{ nm}$  であり、本実施例の素子の堆積物で得られた値はこれに近く、堆積物が主に結晶性の良いグラファイト状の炭素からなることを示すものと考えられる。他方、比較例の素子の堆積物では、格子間隔が非常に大きくなっており、これは結晶性が低く構造が乱れていることを反映していると思われる。

【0177】これらの観察結果から、本実施例の素子では、電子放出部に堆積した炭素は配向性及び結晶性が良く、これにより電子放出特性の安定性が向上したと考えられる。

【0178】以上のように本実施例では、特性の良い安定な電子放出素子が得られた。

【0179】(実施例2、比較例2) 本実施例においても、基本的な電子放出素子の構成及び製造方法は、実施例1と同じである。以下に作製手順を説明する。

【0180】工程-a, d

実施例1と同様にして石英基板上に素子電極2, 3と導電性膜4を形成した。

【0181】工程-c

導電性膜4上に真空蒸着法によりニッケルを成膜し、被膜層6を形成した。膜厚は  $15 \text{ nm}$  であった。

【0182】工程-d

実施例1と同様に、Cr膜及び導電性膜4及び被膜層6を形成し、エッチングして所望のパターンの導電性膜4及び被膜層6を形成した。

【0183】以上の工程により基板1上に、素子電極2, 3、導電性膜4、被膜層6を形成した。

【0184】尚、被膜層6を形成しない以外は本実施例と同様にして、比較例の素子を形成した。

【0185】工程-e

実施例1と同様にして、本実施例及び比較例の素子に電子放出部を形成した。

【0186】工程-f

実施例1と同様に活性化工程を行なったところ、約15分で  $I_f$  値がほぼ飽和したため、通電を停止し、スローリークバルブを閉め、活性化処理を終了した。

【0187】工程-g

続いて、安定化工程を行なった。真空装置及び電子放出素子をヒーターにより加熱して約  $250^\circ\text{C}$  に維持しながら真空装置内の排気を続けた。20時間後、ヒーターによる加熱をやめ、室温に戻したところ真空装置内の圧力は  $5 \times 10^{-8} \text{ Pa}$  程度に達した。

【0188】続いて、実施例1と同様に電子放出特性の測定を行なった。

【0189】本実施例の素子は、素子電流  $I_f = 7.0 \text{ mA}$ 、放出電流  $I_o = 16.1 \mu A$ 、電子放出効率  $\eta (= I_o / I_f) = 0.23\%$  であった。比較例の素子では、素子電流  $I_f = 6.5 \text{ mA}$ 、放出電流  $I_o = 11.7$

$\mu\text{A}$ 、電子放出効率 $\eta$  ( $=I_e/I_f=0.18\%$ であった。

【0190】この後さらに電子放出を続け、一定時間経過した時点で再度、素子電流 $I_f$ 及び放出電流 $I_e$ を測定したところ、本実施例の素子は、素子電流 $I_f=65\text{mA}$ 、放出電流 $I_e=15.0\mu\text{A}$ 、電子放出効率 $\eta$  ( $=I_e/I_f=0.23\%$ であったのに対し、比較例の素子では素子電流 $I_f=4.0\text{mA}$ 、放出電流 $I_e=7.2\mu\text{A}$ 、電子放出効率 $\eta$  ( $=I_e/I_f=0.18\%$ であった。

【0191】この結果から、本実施例の素子においても、比較例の素子と比較して、電子放出特性及び安定性に優れ、特に安定性において優れていることがわかった。

【0192】また、本実施例の素子及び比較例の素子について、実施例1と同様に電子放出部近傍の堆積物を観察したところ、比較例の素子に比べて配向性及び結晶性のよい炭素が堆積していることがわかった。

【0193】以上のように本実施例においても実施例1同様、電子放出特性及び安定性に優れた電子放出素子が得られた。

【0194】(実施例3) 本実施例では、図14に示すような多数の電子放出素子を単純マトリクス配置した画

酢酸パラジウムモノエタノールアミン錯体	0.15重量% (Pd当量)
IPA	25重量%
エチレングリコール	1重量%
ポリビニルアルコール (PVA)	0.05重量%
純水	73.8重量%

【0199】工程-d

導電性膜上に、バブルジェット方式の噴射装置を用い、以下の組成のコバルト錯体溶液を滴下し、 $400^\circ\text{C}$ で30分間加熱処理をして酸化コバルト (主としてCo

トリス (エチレンジアミン) コバルト (III) トリアセテート

IPA	0.75重量% (Co当量)
エチレングリコール	25重量%
PVA	1重量%
純水	0.05重量%
	73.2重量%

【0201】工程-e

このようにして作製した電子源基板71をリアプレート81上に固定した後、基板の5mm上方にフェースプレート86を支持棒82を介して配置し、フリットガラスを用いて $420^\circ\text{C}$ にて封着を行い図8に示すような画像形成装置を作製した。

【0202】工程-f

以上のようにして完成したガラス容器内の雰囲気は排気管 (図示せず) を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子 $D_{x1}\sim D_{xm}$ と $D_{y1}\sim D_{yn}$ を通じ電子放出素子74の電極2、3間に電圧を印加し、導電性膜をフォーミング処理した。フォーミング処理の

像形成装置を作製した。以下に作製手順を説明する。

尚、図14中、導電性膜は被膜層に覆われているため、図示していない。

【0195】工程-a

青板ガラスを基板71として用い、その上にオフセット印刷法によりPtペーストを印刷し、加熱焼成することにより、厚み50nmの素子電極2、3を形成した。素子電極2、3の電極間隔は $30\mu\text{m}$ とした。

【0196】工程-b

スクリーン印刷法によりAgペーストを印刷し、加熱焼成することにより、X方向配線72を形成した。次にX方向配線72とY方向配線73の交差部にスクリーン印刷法により絶縁性ペーストを印刷し、加熱焼成して厚さ $30\mu\text{m}$ の絶縁層141を形成した。スクリーン印刷法によりAgペーストを印刷し、加熱焼成することにより、Y方向配線73を形成した。

【0197】工程-c

素子電極2、3間にバブルジェット方式の噴射装置を用い、以下の組成のパラジウム錯体溶液を滴下し、 $350^\circ\text{C}$ で30分間加熱処理をして酸化パラジウムの微粒子からなる導電性膜を形成した。導電性膜の膜厚は20nmであった。

【0198】

$\text{ZrO}_2$ )を含む被膜層6を形成した。被膜層6の膜厚は30nmであった。

【0200】

0.75重量% (Co当量)

25重量%

1重量%

0.05重量%

73.2重量%

電圧波形は、図5 (b) と同様である。本実施例では $T_1$ を1msec、 $T_2$ を10msecとし、約 $1\times 10^{-4}\text{Pa}$ の真空雰囲気下で行った。

【0203】工程-g

パネル内の圧力が $5\times 10^{-6}\text{Pa}$ に達するまで排気を行った後、パネルの排気管より、全圧が $1.3\times 10^{-4}\text{Pa}$ となるようにベンゾニトリルをパネル内に導入し、維持した。容器外端子 $D_{x1}\sim D_{xm}$ と $D_{y1}\sim D_{yn}$ を通じ電子放出素子74の電極2、3間に、図13に示した波形で波高値を14V、 $T_3=1\text{msec}$ 、 $T_4=10\text{msec}$ として活性化処理を行った。

【0204】工程-h



パネル全体を250℃に加熱しながら排気し、室温まで降温して内部を $10^{-7}$ Pa程度の圧力とした後、不図示の排気管をガスバーナーで熱することで溶着し外囲器の封止を行った。最後に封止後の圧力を維持するために、高周波加熱法でゲッター処理を行った。

【0205】以上のように完成した画像表示装置において、各電子放出素子に、容器外端子 $D_{x1} \sim D_{xm}$ 、 $D_{y1} \sim D_{yn}$ を通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ印加することにより電子放出させ、高圧端子87を通じ、メタルバック85或いは透明電極（不図示）に5kV以上の高圧を印加し、電子ビームを加速し、蛍光膜84に衝突させ、励起・発光させることで画像を表示した。

【0206】本実施例における画像表示装置は、テレビジョンとして十分満足できる輝度（約150fL）で良好な画像を長時間にわたって安定に表示することができた。

【0207】

【発明の効果】以上、本発明によれば、導電性膜上に鉄、コバルト、ニッケルのいずれかを含む被膜層を形成することで、導電性膜の融解、凝集を抑制するとともに、電子放出素子の活性化工程により形成される炭素を主成分とした堆積物の配向性及び結晶性を向上することができるために、安定な電子放出電流を長時間にわたり取り出すことが可能な電子放出素子を提供できる。また、本発明によれば、有機物質ガス雰囲気中でパルス電圧を印加するというきわめて簡便な方法により、電子放出部に上記配向性及び結晶性の良い炭素を主成分とした堆積物を形成することができる。

【0208】さらには、入力信号に応じて電子を放出する電子源においては、上記の電子放出素子を、基板上に複数個配置して電子源を構成することにより、また、個々の素子の両端を配線に接続した電子放出素子の行を複数持つ配置、或いは、基板に、互いに、電気的に、絶縁されたm本のX方向配線とn本のY方向配線とに、該電子放出素子の一对の素子電極とを接続した電子放出素子を複数個配列した配置とする電子源とすることで、各電子放出素子が、良好な電子放出特性を長時間にわたり保持し得る電子源を安価に提供できる。

【0209】また、本発明の画像形成装置においては、画像形成部材と前記電子源より構成され、入力信号に基づいて画像を形成するため、電子放出特性の安定性と寿命の向上がなされ、例えば蛍光体を画像形成部材とする画像形成装置においては、高品位な画像形成装置、例えば、カラーフラットテレビが、実現できる。

【図面の簡単な説明】

【図1】本発明の電子放出素子の一実施形態の構成を示す図である。

【図2】本発明の電子放出素子の他の実施形態の構成を示す断面図である。

【図3】図1の電子放出素子の製造方法の一例を示す模式図である。

【図4】測定評価機能を備えた真空処理装置の一例を示す模式図である。

【図5】本発明の電子放出素子の製造に際して採用できる電圧波形の一例を示す模式図である。

【図6】本発明の電子放出素子についての放出電流 $I_e$ 、素子電流 $I_f$ と素子電圧 $V_f$ の関係の一例を示すグラフである。

【図7】本発明の電子源の一実施形態である単純マトリクス配置した電子源の一例を示す模式図である。

【図8】本発明の画像形成装置の一実施形態の表示パネルの一例を示す模式図である。

【図9】図8の表示パネルの蛍光膜の一例を示す模式図である。

【図10】本発明の画像形成装置にNTSC方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図である。

【図11】本発明の電子源の他の実施形態である梯子状配置の電子源の一例を示す模式図である。

【図12】本発明の画像形成装置の一実施形態の表示パネルの他の例を示す模式図である。

【図13】本発明の電子放出素子の製造に際して採用できる電圧波形の一例を示す模式図である。

【図14】本発明の実施例の電子源の構成を示す模式図である。

【図15】従来の表面伝導型電子放出素子の一例を示す模式図である。

【図16】従来の表面伝導型電子放出素子の他の例を示す模式図である。

【図17】本発明の画像形成装置の一例を示すブロック図である。

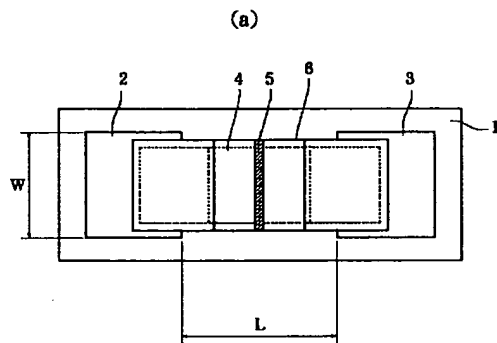
【符号の説明】

- 1 基板
- 2, 3 素子電極
- 4 導電性膜
- 5 電子放出部
- 6 被膜層
- 40 電流計
- 41 電源
- 42 電流計
- 43 高圧電源
- 44 アノード電極
- 45 真空容器
- 46 排気ポンプ
- 71 電子源基板
- 72 X方向配線
- 73 Y方向配線
- 74 電子放出素子
- 75 結線

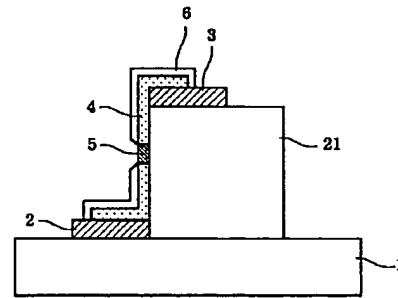
- 81 リアプレート
- 82 支持枠
- 83 ガラス基板
- 84 蛍光膜
- 85 メタルバック
- 86 フェースプレート
- 87 高圧端子
- 88 外囲器
- 91 黒色導電材
- 92 蛍光体
- 101 表示パネル
- 102 走査回路
- 103 制御回路
- 104 シフトレジスタ
- 105 ラインメモリ
- 106 同期信号分離回路
- 107 変調信号発生器
- 110 電子源基板

- 111 電子放出素子
- 112 共通配線
- 120 グリッド電極
- 121 空孔
- 122, 123 容器外端子
- 141 絶縁層
- 1700 ディスプレイパネル
- 1701 駆動回路
- 1702 ディスプレイコントローラ
- 1703 マルチプレクサ
- 1704 デコーダ
- 1705 入出力インターフェース回路
- 1706 CPU
- 1707 画像生成回路
- 1708~1710 画像メモリインターフェース回路
- 1711 画像入力インターフェース回路
- 1712, 1713 TV信号受信回路
- 1714 入力部

【図1】

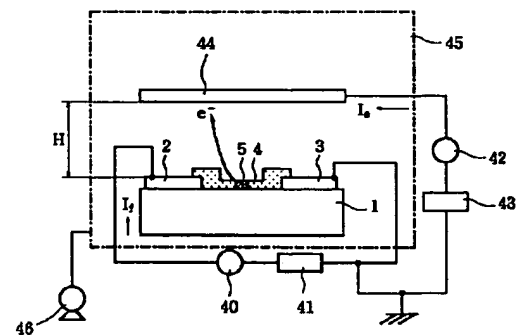
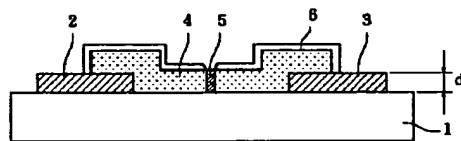


【図2】

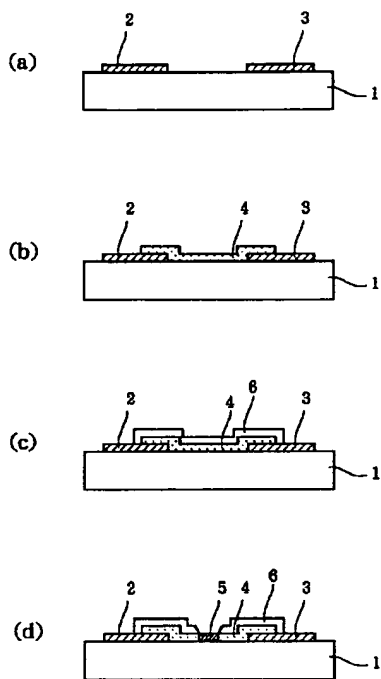


【図4】

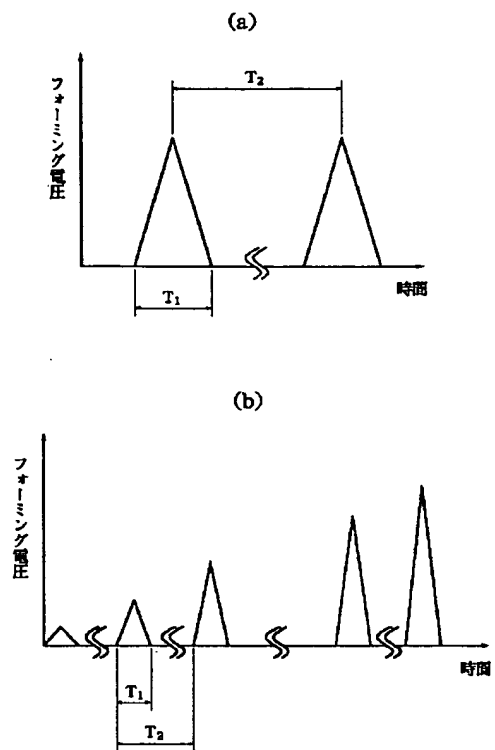
(b)



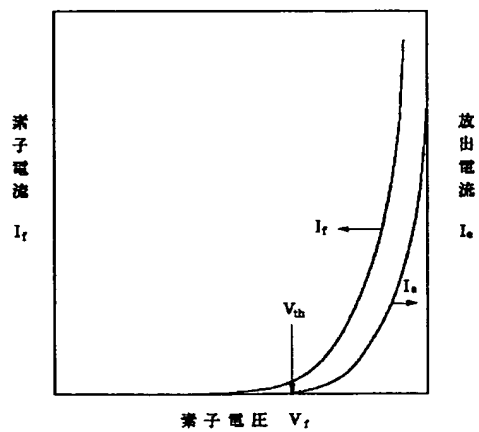
【図3】



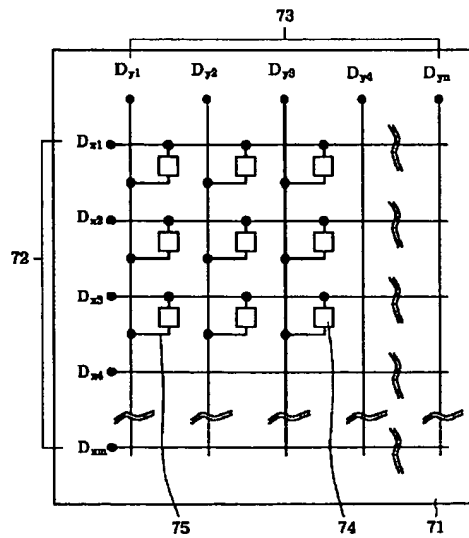
【図5】



【図6】



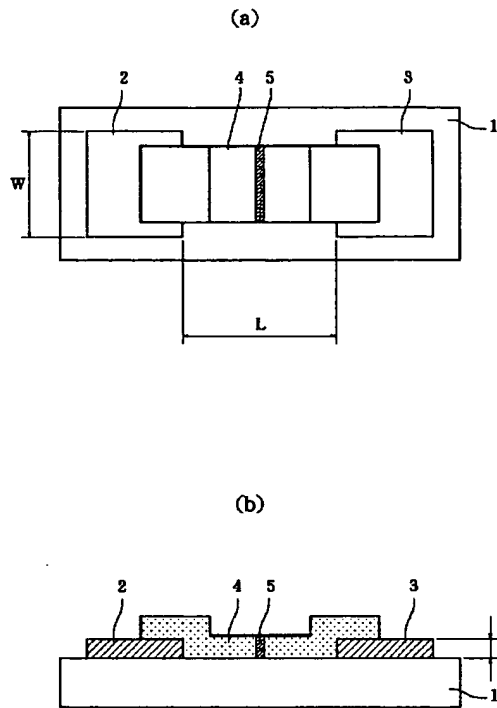
【図7】



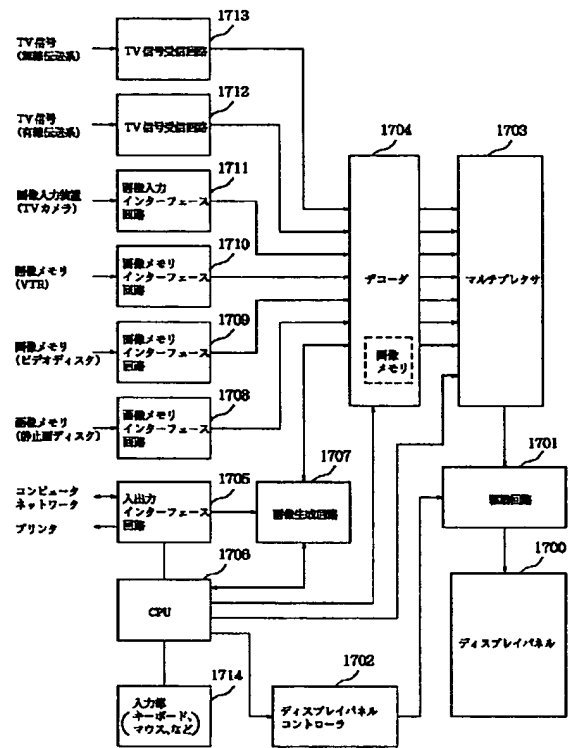




【図16】



【図17】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.